

★アナログ電子回路シミュレーションの重要性は年々増大しているにもかかわらず、その使い方のノウハウは伝承されていない！？
★従来の書籍とは異なり「Spice の賢い効率的な使い方ノウハウ」という視点から執筆された、設計現場や関係部署に置いておきたい 1 冊です！

アナログ回路設計現場における Spice回路シミュレータの理論と使い方 ～実践のための解析アルゴリズム理解と具体的応用～

トレメンダス・テック 代表 小川 公裕 著

＜執筆者紹介＞

1980～2015 ソニー株式会社
2016 以降 個人事業主（トレメンダステック）登録
Solido 社 日本の技術担当を経験
ホーロー・テクノロジー（株） シニアエンジニア <http://www.holortech.com/>
サクセス インターナショナル社 技術顧問 <https://www.success-int.co.jp/>

発行 2020 年 10 月 27 日
定価 40,700 円
(税込 (消費税10%))
体裁 B5 判 216 ページ
ISBN 978-4-86502-198-1

■本書のポイント

- 長年設計者の近くで Spice を実際に様々な目的で使ってきた著者の経験から、「これはやってはいけない」「パラメータ設定はこう考えよう」といった現場でのノウハウ・及びその根拠・理由を、理論をふまえて詳述。
- Spice を使いこなすには避けて通れない、難解なアルゴリズムを例題を通じて理解。
教科書的ではなく、現場でどのようにアルゴリズムが使われているのか、理論と実践を結び付けて解説。
- 高速インターフェース・CMOS イメージセンサ等、著者の経験による各種応用例を掲載。

*本書のねらい：

Spice は 1960 年代から研究され、1975 年に Spice2 という 1 つの代名詞が世に出てから既に 45 年が経過している。EDA (Engineering Design Automation 或いは Electric Design Automation) の世界でも最古のツールといえる。1980 年代頃までは、世界の半導体設計関係の会社では夫々独自に内製 Spice の研究開発が行われ、日本においても大手半導体メーカーでは、ほぼ全社が自前の Spice を開発し自社内で使っていた。

しかし現在では、Spice は海外の市販ツールに駆逐され、自前でツールを開発・使用しているという話はほとんど聞かなくなった。それと同時に、特に日本では、かつて自前ツールを開発していた研究者の高齢化と共に、より賢い効率的な Spice の使い方といったノウハウが失われつつあるが、現在の LSI 設計現場でも Spice そのものの重要性はいささかも衰えておらず、むしろ年々増大の一途を辿っているのが現状である。

これまで Spice にまつわる本は数多く出版されている。それらは大別すると、①主にアルゴリズムの面から理論を解説する、どちらかというと Spice の研究開発者向けのもの、②ネットリストの規則やコマンドの説明、実行方法など、どちらかというと利用マニュアル的なもの、③初心者向けの入門書 が大半であり、そのような失われつつある生々しいノウハウを伝えるものは、少なくとも日本語版では見当たらない。

本書は、LSI 設計業務に携わっている設計者やそれをサポートする EDA エンジニアを対象に、そのような現場でのノウハウを習得することを念頭に、実践が必要となる Spice の内部のアルゴリズムとその効率的な使い方を理論と例題を通して学び、設計業務に活かして頂きたいとの願いから執筆された。

長年設計者の近くで Spice を実際に様々な目的で使ってきた経験から、「これはやってはいけない」「パラメータ設定はこう考えよう」といったポイントを押さえて記述されている。

その理由の説明として、アルゴリズムが現場でどのように実践されているのかを念頭に解説されている。

数学的記述の多いアルゴリズムの理論はややハードルが高い面があるが、それを知っているのと知らないのでは、Spice の使い方に雲泥の差が出てしまう。

読者としては、ある程度 Spice の利用経験や知識のある人を想定しているため、初心者用の使い方の説明や、ネットリスト、コマンドの詳細な説明は行われておらず、賢く使うためのエッセンスの方を重視している。

第 1 章 Spice 回路シミュレータとは

第 2 章 基本的解析アルゴリズム

- 2.1 回路図
- 2.2 ネットリスト / 2.2.1 ネットリストの例 / 2.2.2 スケール文字
- 2.3 回路行列とその作成方法
- 2.4 回路方程式の表記 / 2.5 回路行列は疎行列
- 2.6 直流動作点 (DCOP) 解析
 - 2.6.1 非線形素子を含む回路行列 1
 - 2.6.2 ニュートン (Newton-Raphson) 反復法
 - 2.6.3 非線形素子を含む回路行列 2
 - 2.6.4 LU 分解法 / 2.6.5 LU 分解の簡単な例
 - 2.6.6 DCOP 解析の簡単な例 / 2.6.7 解析時間の分析
 - 2.6.8 BDD を用いた LU 分解の並列化 / 2.6.9 DC 感度解析
- 2.7 交流 (AC) 解析
 - 2.7.1 AC 解析 / 2.7.2 AC 感度解析
 - 2.7.3 MOS トランジスタの等価回路
 - 2.7.4 AC 雑音解析 / 2.7.5 入力換算ノイズ
- 2.8 直流 (DC) 解析の使い方
 - 2.8.1 DC 解析の計算手順
 - 2.8.2 DC 解析のオプション・パラメータ
 - 2.8.3 ノードセット (.nodeset) とその利用
 - 2.8.4 フリップフロップ回路に対する .nodeset の有効性
 - 2.8.5 インバータ・チェイン回路に対する .nodeset の有効性
 - 2.8.6 gminDC の役割と注意点 / 2.8.7 gminDC の影響
 - 2.8.8 ホモトピー (Homotopy) 法とその利用
- 2.9 AC 解析の使い方
- 2.10 過渡 (Transient) 解析とその使い方
 - 2.10.1 過渡解析計算手順
 - 2.10.2 過渡解析のオプション・パラメータ
 - 2.10.3 過渡解析の収束判定 / 2.10.4 Tmax を使う理由
 - 2.10.5 過渡解析で gmin が 0 である理由
 - 2.10.6 積分法とその選択 / 2.10.7 積分法の違いと使い分け
 - 2.10.8 積分法の切り替え / 2.10.9 台形法によるリングング
 - 2.10.10 台形法でリングングが起こる理由
 - 2.10.11 Gear2 法によるダンピング (減衰)
 - 2.10.12 局所打ち切り誤差 (LTE) と刻み時間制御
 - 2.10.13 trtol による時間刻み調整
 - 2.10.14 電荷保存
 - 2.10.14.1 MOS の容量モデルの問題
 - 2.10.14.2 KCL 違反の問題
 - 2.10.15 高速 Spice (Fast Spice)
 - 2.10.15.1 高速化のアイデア / 2.10.15.2 緩和法による計算
 - 2.10.15.3 緩和法の適用例
- 2.11 離散フーリエ (DFT) 解析
 - 2.11.1 DFT の一般的な注意点
 - 2.11.2 サンプリングを等間隔にする
- 2.12 モンテカルロ (Monte Carlo) 解析
 - 2.12.1 LSI の特性ばらつきについて / 2.12.2 統計用語
 - 2.12.3 アナログ特性は非正規分布になることが多い
 - 2.12.4 標準偏差と NQ 値の違い
 - 2.12.5 モンテカルロ解析の必要サンプル数

- 2.12.6 モンテカルロ解析と MOS ばらつきパラメータの設定
- 2.12.7 MOS の電流ばらつき分布図
- 2.12.8 MOS の F/S コーナーと分布の関係
- 2.13 その他の解析
 - 2.13.1 交流 (AC) 伝達関数 / 2.13.2 極と零点
 - 2.13.2.1 Secant 法 / 2.13.2.2 Muller 法
 - 2.13.2.3 PZ (極と零点) 解析の例
 - 2.13.3 散乱 (S: Scattering) パラメータ解析
 - 2.13.4 反射係数 (TDR) 解析
 - 2.13.5 安定性 (STB) 解析
 - 2.13.6 回路の最適化 (Circuit Optimization)

第 3 章 高度な解析アルゴリズム

- 3.1 過渡雑音 (Transient Noise) 解析
 - 3.1.1 ホワイトノイズ源の生成
 - 3.1.2 周波数依存ノイズ源の生成 / 3.1.3 雑音源の改良
- 3.2 伝達関数の近似
 - 3.2.1 伝達関数の近似 AWE 法
- 3.3 線形回路の縮退 PACT / 3.4 電気回路以外への応用
- 3.5 アナログ動作記述 / 3.6 電源解析
 - 3.6.1 電源解析の手順 / 3.6.2 電源解析の計算方法
- 3.7 高周波 (RF: Radio Frequency) 解析
 - 3.7.1 シューティング法 (Shooting Method)
 - 3.7.2 ハーモニック・バランス法
- 3.8 LU 分解並列高速化の新技术
 - 3.8.1 寄生素子の完全等価モデル BaryCenter Model
 - 3.8.2 LU 分解の大規模階層並列化

第 4 章 応用例

- 4.1 シフトレジスタの初期値設定の例
- 4.2 論理基本セルの特性検証
 - 4.2.1 論理セル (特性) ライブラリ
 - 4.2.2 論理遅延計算方法 / 4.2.3 セル特性抽出ツール
- 4.3 高速インターフェースにおけるタイミング検証
 - 4.3.1 タイミング検証の課題と STA を使った解決策
 - 4.3.2 AOCV の決め方
- 4.4 モンテカルロ解析によるアナログ特性の検証
 - 4.4.1 オペアンプ回路の歩留まり検証
 - 4.4.2 アナログ回路の歩留まり検証フロー提案
- 4.5 CMOS イメージセンサにおける各種精度オプションの設定と解析
 - 4.5.1 テスト回路の説明
 - 4.5.2 Spice の精度オプションの決定
- 4.6 過渡雑音解析の実施例
 - 4.6.1 乗算器での例 / 4.6.2 PLL のジッター解析
- 4.7 Verilog-A の記述とシミュレーション例
 - 4.7.1 シグマデルタ ADC ($\Sigma \Delta$ ADC) の解析
 - 4.7.1.1 $\Sigma \Delta$ ADC の EXCEL での解析
 - 4.7.1.2 $\Sigma \Delta$ ADC の Verilog-A での解析
 - 4.7.2 PLL の Verilog-A での解析
- 4.8 ストレートボールの軌跡
 - 4.8.1 ストレートボール軌道計算
 - 4.8.2 回路方程式の導出 / 4.8.3 回路の作成

★書籍申込書

FAX : 03-5740-8766、または、→<https://www.johokiko.co.jp> にて

※FAX番号はくれぐれお間違えの無い様お願い致します。

(書籍申し込み要領)

○右記記入の上、FAXでお申込を承ります。

○お申込書を確認次第、書籍、請求書および振込要領をお送りいたします。

○未発刊の書籍をお申込の場合、申込書を確認次第、受領書をお送りいたします。

発刊時に弊社より書籍、請求書および振込要領をご送付いたします (送料は弊社負担)

○お支払いは請求日翌月末日までに、銀行振込にてお願いいたします。原則として領収証の発行はいたしません。

○振り込み手数料はご負担ください。

★ <https://www.johokiko.co.jp/>

の申込みフォームからも承ります！

書籍名 H P 【BC201001】 アナログ回路設計現場におけるSpice回路シミュレータの理論と使い方		書籍	冊数	___冊 ※記入の無い場合は1冊
会社名				
所属部課・役職等				
申込者氏名		TEL	FAX	
E-MAIL		上司役職・氏名		
住所〒				
備考				
ご案内をご希望の場合は今後の案内方法にレ印を記入下さい(複数回答可) ☐ e-mail ☐ FAX ☐ 郵送				

ご連絡頂いた、個人情報には弊社商品の受付・運用・商品発送・アフターサービスのため利用致します。今後のご案内希望の方には、その目的でも使用致します。

今後のサービス向上のため「個人情報の取扱に関する契約」を締結した外部委託先へ、個人情報を委託する場合があります。個人情報に関するお問合せ先 policy@johokiko.co.jp